

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 04-304495

(43) Date of publication of application : 27.10.1992

(51)Int.CI. G09G 3/36
G02F 1/133

(21) Application number : 03-069870

(71)Applicant : HITACHI LTD

(22) Date of filing : 02.04.1991

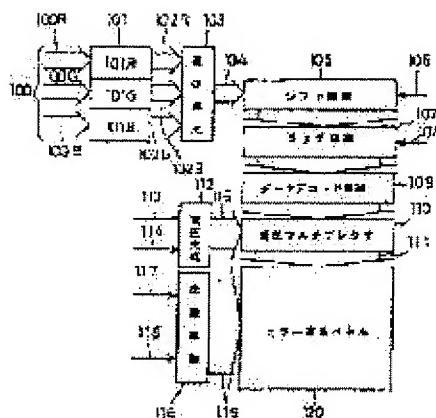
(72)Inventor : FURUHASHI TSUTOMU
MANO HIROYUKI
KASAI SHIGEHIKO
TAKITA ISAO
FUTAMI TOSHIO
TAKAHASHI KOJI
TANAKA NORIO

(54) LIQUID CRYSTAL DISPLAY DRIVING CIRCUIT

(57) Abstract:

PURPOSE: To supply (2m) voltage levels to a liquid crystal panel and to obtain excellent display quality which matches characteristics of a color filter, etc., and conforms with human visual characteristics by weighting display data from (n) bits to ($m > n$) bits in units of R, G, and B display data by a data converting means.

CONSTITUTION: The liquid crystal display driving circuit which controls display brightness with the value of a voltage applied to a liquid crystal panel having picture elements of R, G, and B is provided with the data converting means 101 which converts the (n)-bit R, G, and B display data into the (m)(>n)-bit display data, means 106 and 107 which input the (m)-bit display data at any time and temporarily store display data to be outputted to the display panel at a time, a means 112 which generates voltages of (2m) levels, and means 109 and 110 which selects one of the voltage levels according to the temporarily stored display data and outputs it to the liquid crystal panel.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-304495

(43)公開日 平成4年(1992)10月27日

(51)Int.Cl.⁵

G 0 9 G 3/36
G 0 2 F 1/133

識別記号

序内整理番号
7926-5G
5 7 5

F 1

技術表示箇所

審査請求 未請求 請求項の数 6 (全 12 頁)

(21)出願番号

特願平3-69870

(22)出願日

平成3年(1991)4月2日

(71)出願人

000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者

古橋 勉

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

(72)発明者

真野 宏之

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

(74)代理人

弁理士 富田 和子

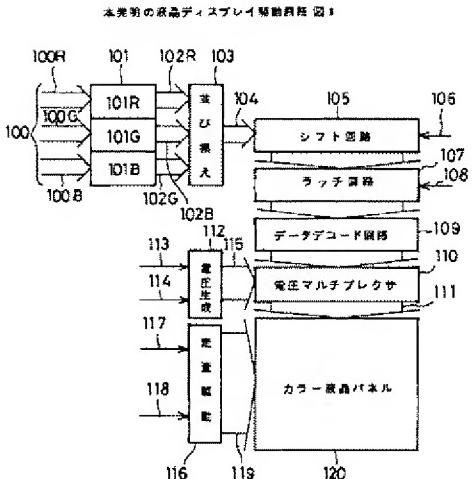
最終頁に続く

(54)【発明の名称】 液晶ディスプレイ駆動回路

(57)【要約】

【構成】 R、G、Bの画素を有する液晶パネルに対して印加する電圧値で表示輝度を制御するカラー液晶ディスプレイ駆動回路において、それぞれnビットのR、G、B表示データをm(>n)ビットの表示データに変換するデータ変換手段101と、前記mビットの表示データを随時取り込み、液晶パネルに対して同時に出力が可能な容量の表示データを一時記憶する手段106、107と、(2のm乗)レベルの電圧を生成する手段112と、前記一時記憶された表示データに基づいて、前記(2のm乗)レベルのうちのいづれかのレベルの電圧を選択し液晶パネルに出力する手段109、110とを設けた。

【効果】データ変換手段において、R、G、B各表示データ毎にnビットからm(>n)ビットへ表示データに重み付けをすることにより、(2のm乗)レベルの電圧レベルを液晶パネルに供給することが可能となり、カラーフィルタ等の特性に適合した、人間の視覚特性に沿つた、良好な表示品質を得ることが出来る。



1

2

【特許請求の範囲】

【請求項1】R、G、Bの画素を有する液晶パネルに対して印加する電圧値で表示輝度を制御するカラー液晶ディスプレイ駆動回路において、それぞれnビットのR、G、B表示データをm($>n$)ビットの表示データに変換するデータ変換手段と、前記mビットの表示データを随時取り込み、液晶パネルに対して同時に出力が可能な容量の表示データを一時記憶する手段と、(2のm乗)レベルの電圧を生成する手段と、前記一時記憶された表示データに基づいて、前記(2のm乗)レベルのうちのいずれかのレベルの電圧を選択し液晶パネルに出力する手段とを設けたことを特徴とする液晶ディスプレイ駆動回路。

【請求項2】前記生成する手段と前記出力する手段とを、前記mビットの表示データ毎にアナログ信号に変換するデジタル／アナログ変換手段で置き換えたことを特徴とする請求項1記載の液晶ディスプレイ駆動回路。

【請求項3】前記データ変換手段は変換定数を格納する構成とし、該変換定数を記憶する手段から変換定数を読み込むことを特徴とする請求項1記載の液晶ディスプレイ駆動回路。

【請求項4】前記データ変換手段は、R、G、Bの各々について変換内容の異なる複数のデータ変換回路を有することを特徴とする請求項1記載の液晶ディスプレイ駆動回路。

【請求項5】外部から制御信号を受けて、前記データ変換手段の入力へ接続される表示データバスを他の表示データバスに切り換える手段を有することを特徴とする請求項3または4記載の液晶ディスプレイ駆動回路。

【請求項6】R、G、Bの画素を有する液晶パネルに対して印加する電圧値で表示輝度を制御するカラー液晶ディスプレイ駆動回路において、R、G、B各表示データごとに、nビットの表示データを随時取り込み、液晶パネルに対して同時に出力が可能な容量の表示データを一時記憶する手段と、R、G、B各表示データごとに、(2のn乗)レベルの電圧を生成する手段と、R、G、B各表示データごとに、前記一時記憶された表示データに基づいて、前記(2のn乗)レベルのうちのいずれかのレベルの電圧を選択し液晶パネルに出力する手段とを設けたことを特徴とする液晶ディスプレイ駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、カラー液晶ディスプレイにおいて、外部システムから表示データを入力し、対応する電圧を生成して、カラー液晶パネルにカラー多色表示を行なう液晶ディスプレイ駆動回路に関する。

【0002】

【従来の技術】従来のカラー液晶ディスプレイは、日立LCDドライバLSIデータブック(1990年3月(株)日立製作所半導体事業部発行)記載のVDT用T

F Tドライバ: HD 66310Tを信号駆動回路に使用し、液晶ディスプレイの駆動回路を構成することが出来る。HD 66310Tを使用した従来のカラー液晶ディスプレイを図2から図4を使用して説明する。

【0003】図2に従来の液晶ディスプレイ駆動回路で構成したカラー液晶ディスプレイのブロック図を示す。この図において、200は表示データであり、そのうち200Rは3ビットのRデータ、200Gは3ビットのGデータ、200Bは3ビットのBデータである。20

10 1は表示データを並び換える回路であり、202は並び換え後の表示データである。203はHD 66310Tで構成した信号駆動回路である。この従来例では、水平方向を 640×3 (R、G、B)画素で構成するものとする。HD 66310Tの信号線出力は160本であり、必要な信号線は $640 \times 3 = 1920$ 本であることから、計12個のHD 66310Tが必要となる。したがって、信号駆動回路203は、HD 66310Tを12個まとめたブロックである。並び換え回路201はこの信号駆動回路203のインターフェイスに合った表示

20 データ202に変換している。信号駆動回路203のうち、204はシフト回路であり、205の取り込みクロックに同期して表示データ202を取り込む。206は水平方向1ライン分の表示データを一時記憶するラッチ回路であり、ラッチクロック207にてラッチする。208はラッチ回路206で記憶した表示データをデコードするデータデコード回路であり、デコードした結果を電圧マルチブレクサ209に供給する。211は電圧生成回路であり、入力ハイレベル電圧212と入力ロウレベル電圧213とから16レベルの液晶印加電圧214を生成する。電圧マルチブレクサ209では表示データに対応した電圧を16レベルの液晶印加電圧214から選択し、ドレインライン210に出力する。116は走査駆動回路であり、垂直方向第1ラインを有効にするイネーブル信号117と順次ラインを選択するクロック118を受けて、ゲートライン119を制御する。120は表示を行なうカラー液晶パネルである。ゲートライン119のライン数は、カラー液晶パネル120の垂直方向のライン数によって決まる。

【0004】次に、図3にカラー液晶パネル120の内部等価回路を示す。なお、本液晶パネル120は水平方向 640×3 (R、G、B)画素、垂直方向480ラインとして記載している。111は、図2のドレインライン210と同じドレインラインである。300が1つの画素部であり、画素部300のうち、301は薄膜トランジスタ(以下、Thin Film Transistor:TFTと略す。)、302は液晶、303は保持容量、304は対向電極である。連続する3個の画素に順次R、G、Bのカラーフィルタを附加して1ピクセルを構成する。例えば、Rのカラーフィルタを画素部300-1-1、30

50 0-1-2、…、300-1-480、Gのカラーフィ

3

ルタを画素部300-2-1、300-2-2、…、300-2-480、Bのカラーフィルタを画素部300-3-1、300-3-2、…、300-3-480、…、300-1920-1、300-1920-2、…、300-1920-480に付加する。

【0005】次に、図4に画素部300の駆動波形を示す。この図において、119はゲートラインの駆動波形を示しており、VGHはゲートオン電圧、VGLはゲートオフ電圧である。210は、図3に示すドレインライン111の駆動波形を示しており、V7から-V7までの16レベルのドレイン電圧が用意されている。304は対向電極の電圧レベルである対向電圧VCOMである。また、ドレイン電圧は、この対向電圧VCOMに対して、正電位ではV7からV0、負電位では-V0から-V7としている。

【0006】図2の駆動回路の動作を説明する。

【0007】液晶ディスプレイは、各画素3ビットのRデータ200R、Gデータ200G、Bデータ200Bを入力して表示を行なう。この時、信号駆動回路203は 4×3 ビットの入力インターフェイスを有するので、データ並び換回路201にて、表示データ202にデータを並び換える。信号駆動回路203ではまずシフト回路204でクロック205に同期して水平方向1ライン分の表示データ202を取り込む。シフト回路204に1ライン分の最後の表示データが取り込まれた後にラッチクロック207がアクティブとなり、ラッチ回路206に同時に一ライン分のデータが一時記憶される。シフト回路204は、再び次ラインの表示データを取り込み始める。ラッチ回路206では、シフト回路204が再び次ラインのデータを全てラッチするまで現ラインのデータを記憶しておく。シフト回路204とラッチ回路206とは、順次この動作を繰り返すことになる。ラッチ回路206でラッチしたデータはデコード回路208でデコードされ、電圧マルチブレクサ209に16レベルの液晶印加電圧214を選択する信号として供給される。電圧マルチブレクサ209には、電圧生成回路211で生成された16レベルの電圧214が供給されており、各々の表示データに対応した電圧レベルを選択し、ドレインライン210に出力する。

【0008】このドレインライン210の電圧出力に同期して走査駆動回路116のゲートライン119のうち表示するラインが順次選択される。例えば、カラー液晶パネル120の1番目のラインを表示するための電圧レベルが各ドレインライン210から出力されるときクロック118がアクティブとなり、1番目のゲートライン119-1を有効にするイネーブル信号117がアクティブとなるとき、1番目のゲートラインが有効となる。次に、2番目のラインを表示するための電圧レベルが各ドレインライン210から出力されるとき、クロック118のみアクティブとすることで、2番目のゲートライ

ン119-2が有効となる。3番目以降のラインではこの動作が繰り返えされる。

【0009】また、Rデータ200R、Gデータ200G、Bデータ200Bは各3ビットのデータであるから階調表現のできるレベルは(2の3乗)の8レベルである。液晶は直流成分が印加されると劣化する特性を有するため、ある周期をもって交流化する必要がある。そこで、図3に示す対向電極304の電圧レベルに対して、8レベルいずれも正と負の電位になるように、計16レベルの液晶印加電圧214を電圧生成回路211で生成する。

【0010】図3、図4を用いてカラー液晶パネル120の内部動作を、前記ドレインライン210、ゲートライン119の動作をふまえて説明する。図3において、ゲートライン119のうち有効とするゲートラインを選択する。つまり、TFT301のゲートをオン状態にし、ドレインライン111から電圧をTFT301のドレインに供給する。TFT301は導通状態となりドレインライン111から印加された電圧レベルを液晶302と保持容量303に蓄積する。予めねじりを加えてある液晶302はこの電圧の印加によってねじれを解く量を制御し、光の遮断、透過量を制御し多色、多階調表示を行なう。

【0011】この動作を図4の駆動波形で説明する。ゲートライン119の電圧レベルがVGLの時、ゲートオフ状態であり、VGHの時、ゲートオン状態となる。ゲートライン119の電圧レベルがVGHの時、例えば、対向電極304の対向電圧レベルVCOMに対して、正電位の電圧を印加する場合ドレインライン210から液晶印加電圧V0からV7のうち表示データに対応した電圧レベルが液晶302と保持容量303に供給され、蓄積する。この蓄積した電圧レベルによって液晶にかかる実効値が変化し、輝度の異なる階調を得ることが可能となる。そして、各画素部のカラーフィルタを通して、多色、多階調を実現している。

【0012】

【発明が解決しようとする課題】カラー液晶ディスプレイで多色、多階調表示を行う場合、従来例では、信号駆動回路がR、G、B各表示データに関係なく混在して構成しているので、電圧マルチブレクサに供給する液晶印加電圧が、R、G、Bいずれの画素にも共通となっている。このため、各画素毎に印加する電圧レベルを制御出来ないので、各画素の輝度特性がカラーフィルタ等の特性に依存し、各画素の輝度バランスを取ることが困難となるという問題があった。例えば、白と黒の中間調を得るには、システムからR、G、Bいずれも同じ表示データを入力するので、液晶印加電圧は同一のものとなる。よって、R、G、B各々の輝度特性がずれることで、色ずれを起こした白と黒の中間調を得ることになる。

【0013】また、入力画像が自然画の場合、色補正が

困難であり、色の再現性が容易に困難ないといった問題があった。

【0014】さらに、通常CRT等でモノクロ表示を行う場合、Gデータのみを有効にして表示を行なうが、現状液晶ディスプレイでは、その機能を実現する手段がなかった。

【0015】本発明の目的は、R、G、B各画素毎に色補正が可能な液晶ディスプレイ駆動回路を提供することにある。

【0016】本発明の他の目的は、カラー表示からモノクロ表示に切り換えた場合にも、良好な品質のカラー表示が行なえる液晶ディスプレイ駆動回路を提供することにある。

【0017】

【課題を解決するための手段】上記目的を達成するために、本発明による液晶ディスプレイ駆動回路は、R、G、Bの画素を有する液晶パネルに対して印加する電圧値で表示輝度を制御するカラー液晶ディスプレイ駆動回路において、それぞれnビットのR、G、B表示データをm(>n)ビットの表示データに変換するデータ変換手段と、前記mビットの表示データを随時取り込み、液晶パネルに対して同時に出力が可能な容量の表示データを一時記憶する手段と、(2のm乗)レベルの電圧を生成する手段と、前記一時記憶された表示データに基づいて、前記(2のm乗)レベルのうちのいずれかのレベルの電圧を選択し液晶パネルに出力する手段とを設けたものである。

【0018】前記生成する手段と前記出力する手段とを、前記mビットの表示データ毎にアナログ信号に変換するデジタル／アナログ変換手段で置き換えてよい。

【0019】前記データ変換手段は変換定数を格納する構成とし、該変換定数を記憶する手段から変換定数を読み込むようにすることもできる。

【0020】前記データ変換手段は、R、G、Bの各々について変換内容の異なる複数のデータ変換回路を有してもよい。

【0021】外部から制御信号を受けて、前記データ変換手段の入力へ接続される表示データバスを他の表示データバスに切り換える手段を有してもよい。

【0022】本発明による他の液晶ディスプレイ駆動回路は、R、G、Bの画素を有する液晶パネルに対して印加する電圧値で表示輝度を制御するカラー液晶ディスプレイ駆動回路において、R、G、B各表示データごとに、nビットの表示データを随時取り込み、液晶パネルに対して同時に出力が可能な容量の表示データを一時記憶する手段と、R、G、B各表示データごとに、(2のn乗)レベルの電圧を生成する手段と、R、G、B各表示データごとに、前記一時記憶された表示データに基づいて、前記(2のn乗)レベルのうちのいずれかのレベルの電圧を選択し液晶パネルに出力する手段とを設けた

ものである。

【0023】

【作用】nビットのデジタルデータをm(>n)ビットにデータを変換するデータ変換手段は、入力するnビットの表示データに重み付けをする作用がある。2×(2のm乗)レベルの電圧を生成する手段は、液晶駆動回路内部で、処理されるmビットの表示データから液晶に印加する正負の電位レベルを生成する。2×(2のm乗)レベルの電圧のうち、mビットの表示データに対応する

10 電圧を選択して液晶パネルに出力される。入力する表示データ量の2×(2のn乗)レベル以上の電圧レベルを液晶パネルに供給することが可能となり、カラーフィルタの特性差等を補償し、良好な表示品質を得ることができる。

【0024】また、nビットの表示データを随時取り込み、液晶パネルに対して同時に出力が可能な容量の表示データを一時記憶する手段と、(2のn乗)レベルの電圧を生成する手段と、前記液晶パネルに出力する手段の各手段を、R、G、B各表示データバス毎に分離することは、R、G、B各表示データバス毎に(2のn乗)レベルの電圧を供給する事を可能とする。

【0025】また、表示データの特性に応じて、R、G、B各表示データごとにデータ変換の内容を変更できるようにすることにより、モノクロ表示に切り換えた場合でも、良好な品質のカラー多色表示が可能になる。

【0026】

【実施例】本発明の一実施例を図1と図5、図6を使用して説明する。

【0027】図1に本発明を使用したカラー液晶ディスプレイ駆動回路のブロック図を示す。100は表示データであり、100RはnビットのRデータ、100GはnビットのGデータ、100BはnビットのBデータである。101はデータ変換回路であり、nビットの表示データをm(>n)ビットの表示データに変換する。データ変換回路101のうち、101RはRデータ変換回路であり、101GはGデータ変換回路であり、101BはBデータ変換回路である。データ変換回路101R、101G、101Bは、それぞれmビットのRデータ102R、mビットのGデータ102G、mビットのBデータ102Bを生成する。103はデータ並び換え回路であり、並び換え後の表示データ104を作成する。105は表示データ104を取り込むシフト回路であり、クロック106に同期して取り込む。107は水平方向1ライン分の表示データを一時記憶するラッピング回路であり、ラッピングクロック108でラッピングする。109はデータデコード回路であり、110はデータに対応した液晶に印加する電圧を選択し、出力する電圧マルチプレクサである。111は液晶に印加する電圧を転送するドレインラインである。112は電圧生成回路であり、50 入力ハイレベル電圧113と入力ロウレベル電圧114

7

8

とを受けて、 $2 \times (2 \text{ の } m\text{ 乘})$ レベルの液晶印加電圧 1 1 5 を生成する。

【0028】1 1 6 は走査駆動回路であり、1 1 7 の垂直方向第1ラインを有効にするクロックと1 1 8 の順次ゲートラインを有効にするクロックを入力し、1 1 9 のゲートラインを制御する。1 2 0 は表示を行なうカラー液晶パネルである。尚、本図のカラー液晶ディスプレイは、説明を簡略化するために上側のみからドレインライン 1 1 1 を引き出しているが、ドレインライン 1 1 1 を上下方向から引き出すこともできる。

【0029】図5に本実施例の駆動波形を示す。この図において、1 1 1 はドレインラインの駆動波形を示しており、V (2のm乗-1) から-V (2のm乗-1) までの $2 \times (2 \text{ の } m\text{ 乘})$ レベルのドレイン電圧を用意している。3 0 4 は対向電極の電圧レベルである対向電圧 V COM である。また、ドレイン電圧は、この対向電圧 V COM に対して正電位では、V (2のm乗-1) から V 0、負電位では-V 0 から-V (2のm乗-1) としている。対向電極 V COM の電圧レベルが一定であることから V COM 一定駆動波形と呼ぶ。

【0030】図6に本実施例のもう一例の駆動波形を示す。この図において、1 1 9 はゲートラインの駆動波形を示しており、V GH はゲートオン電圧、V GL はゲートオフ電圧である。1 1 1 はドレインラインの駆動波形を示しており、V (2のm乗-1) から V 0 の(2のm乗) レベルのドレイン電圧である。3 0 4 は対向電極の駆動波形を示しており、V COMH はハイレベル対向電圧、V COML はロウレベル対向電圧である。また、ドレイン電圧は、この対向電圧 V COM が V COML レベルの時に V (2のm乗-1) から V 0 のレベルであるが、対向電極 V COM が V COMH レベルのときにドレイン電圧 V COMV 0 は -V (2のm乗-1) を、V (2のm乗-1) は -V 0 を意味する。対向電極 V COM の電圧レベルが交流していることから V COM 交流駆動波形と呼ぶ。この対向電圧を変化させる構成によれば、ドレイン電圧の振幅を低減することができる。

【0031】図1の駆動回路の動作を説明する。

【0032】本実施例では、駆動回路には各画素nビットの表示データ 1 0 0 R、1 0 0 G、1 0 0 B を入力する。R、G、B 各表示データ毎のデータ変換回路 1 0 1 R、1 0 1 G、1 0 1 B で各画素nビットの表示データを mビットの表示データ 1 0 2 R、1 0 2 G、1 0 2 B に変換する。このデータを変換する動作において、入力する各表示データ 1 0 0 R、1 0 0 G、1 0 0 B 毎に重み付け処理が行なわれる。R、G、B 每で、同一の値が入力されてもデータ並び換え回路 1 0 3 以降の駆動回路では、異なるデータとして処理することが可能となる。

【0033】データ並び換え回路 1 0 3 でシフト回路 1 0 5 のインターフェイスに対応した表示データ 1 0 4 に

並び換える。シフト回路 1 0 5 ではクロック 1 0 6 に同期して水平方向 1 ライン分のデータを随時シフトした後に、ラッチ回路 1 0 7 に転送する。ラッチ回路 1 0 7 では、シフト回路 1 0 5 にて水平方向 1 ライン分の最後の表示データが処理されたときにアクティブとなるラッチクロック 1 0 8 でラッチを行なう。ラッチ回路 1 0 7 にてラッチされた水平方向 1 ライン分のデータは、データデコード回路 1 0 9 で同時にデコードされ、電圧マルチブレクサ 1 1 0 の選択信号となり、電圧生成回路 1 1 2 で生成された $2 \times (2 \text{ の } m\text{ 乘})$ レベルの液晶印加電圧 1 1 5 を前記電圧マルチブレクサ 1 1 0 で選択し、ドレインライン 1 1 1 からカラー液晶パネル 1 2 0 に出力する。

【0034】表示データはデータ変換回路 1 0 1 で m ビットに変換されており、階調表現のできるレベルは(2のm乗) レベルである。さらに、液晶は直流成分が印加されると劣化する特性を有するため、ある周期をもって交流化する必要がある。そこで、図5示す対向電極 3 0 4 の電圧レベル V COM に対して、正および負のいずれにおいても(2のm乗) レベルの電位が得られるように、計 $2 \times (2 \text{ の } m\text{ 乘})$ レベルの液晶印加電圧 1 1 5 を電圧生成回路 1 1 2 で生成する。

【0035】入力する各表示データ 1 0 0 R、1 0 0 G、1 0 0 B はデータ変換回路 1 0 1 にて重み付け処理が行なわれているが、各表示データについて、 $2 \times (2 \text{ の } m\text{ 乘})$ レベルの液晶印加電圧 1 1 5 のうち利用される一組の電圧レベルの数は、各画素毎に $2 \times (2 \text{ の } n\text{ 乗})$ となる。この一組の電圧レベルの選択は、R、G、B 每で異なるように設定する事が可能なことから、各色毎の輝度を制御することが可能となる。

【0036】ドレインライン 1 1 1 からの電圧出力に同期して走査駆動回路 1 1 6 のゲートライン 1 1 9 のうち表示するゲートラインを有効とする。例えば、カラー液晶パネル 1 2 0 の 1 番目のラインを表示するための電圧レベルが各ドレインライン 1 1 1 から出力されるとき、順次ゲートライン 1 1 9 を有効とするクロック 1 1 8 をアクティブとし、1 番目のゲートライン 1 1 9-1 を有効にするイネーブル信号 1 1 7 をアクティブとすることで、1 番目のゲートラインが有効となる。次に、2 番目のラインを表示するための電圧レベルが各ドレインライン 1 1 1 から出力されるとき、クロック 1 1 8 だけをアクティブとすることで、2 番目のゲートライン 1 1 9-2 が有効となる。3 番目以降のラインではこれを繰り返し動作させる。

【0037】この動作を図5の V COM 一定駆動波形で説明する。ゲートライン 1 1 9 の電圧レベルが V GH の時、ゲートオフ状態であり、V GH の時、ゲートオン状態となる。ゲートライン 1 1 9 の電圧レベルが V GH の時、ドレインライン 1 1 0 から液晶印加電圧 V 0 から V (2のm乗-1) のうち表示データに対応した電圧レベ

9

ルが図3に示す液晶302と保持容量303に供給され、蓄積される。この蓄積された電圧レベルによって液晶にかかる実効値が変化し、輝度の異なる階調を得ることが可能となる。前に説明したように、選択できるレベルはこのうち(2のn乗)レベルに制約されるが、入力するR、G、B各表示データ100R、100G、100Bの値が同一であっても、前記データ変換回路101R、101B、101Cで各表示データ100R、100G、100Bの重み付けされた値が異なるため、各画素毎に異なる電圧レベルが選択できるから、良好な多色表示を得ることが可能となる。

【0038】更に、もう一例のVCOM交流駆動波形を図6で説明する。ゲートライン119の電圧レベルがVGHのゲートオン状態のとき、ドレインライン111からドレイン電圧V(2のm乗-1)からV0のうち表示データに対応した電圧が選択される。この時、対向電極304の電圧レベルはロウレベル対向電圧VCOMLとする。再度、ゲートライン119の電圧レベルがVGHのゲートオン状態のとき、対向電極304の電圧レベルは反転し、ハイレベル対向電圧VCOMHとなる。このとき、ドレインライン111でドレイン電圧V(2のm乗-1)からV0のうち表示データに対応した電圧が選択されるが、対向電極304との電位差をもって表示データに対応した電圧が有効となる。つまり、ある表示データに対向電極304の電圧レベルがVCOMLのとき、ドレイン電圧V(2のm乗-1)が対応したとすると、対向電極304の電圧レベルがVCOMHのとき、ドレイン電圧V0が対応することになる。本駆動波形を用いても、前記図5に示したVCOM一定の駆動波形での液晶印加電圧実効値と同一値が得られることから、良好な多色、多階調表示を実現できる。

【0039】更に、本発明の他の実施例を図7と図8を使用して説明する。

【0040】図7に本発明を使用したカラー液晶ディスプレイ駆動回路のブロック図を示す。100は表示データであり、100RはnビットのRデータ、100GはnビットのGデータ、100BはnビットのBデータである。700はシリアルパラレル(S/P)データ変換回路であり、n×jビットのRデータ701Rとn×jビットのGデータ701Gとn×jビットのBデータ701Bに変換する。702RはRデータシフト回路、702GはGデータシフト回路、702BはBデータシフト回路であり、各々Rデータ701R、Gデータ701G、Bデータ701Bの各データを取り込みクロック703に同期して取り込む。水平方向1ライン分の最後のデータをシフトした後に、Rデータラッチ回路704R、Gデータラッチ回路704G、Bデータラッチ回路704Bにて、ラッチクロック705に同期して各々水平方向1ライン分の表示データを同時に一時記憶する。

706RはRデータデコード回路、706GはGデータ

10

デコード回路、706BはBデータデコード回路である。707RはR電圧マルチプレクサ、707GはG電圧マルチプレクサ、707BはB電圧マルチプレクサであり、各々Rデータ、Gデータ、Bデータに対応した電圧レベルを選択し、Rドレインライン708R、Gドレインライン708G、Bドレインライン708Bにそれぞれ出力する。

【0041】709RはR電圧生成回路、709GはG電圧生成回路、709BはB電圧生成回路で、各々R電圧マルチプレクサ707R、G電圧マルチプレクサ707G、B電圧マルチプレクサ707Bに、2×(2のn乗)レベルの液晶印加電圧710R、710G、710Bを生成し、出力する。この回路はR、G、B各表示データ毎に供給する電圧レベルが異なることから、電圧分離供給方式の駆動回路と呼ぶ。

【0042】図8に本実施例の電圧供給分離方式の駆動波形を示す。119はゲートラインの駆動波形を示しており、VGHはゲートオン電圧、VGLはゲートオフ電圧である。708RはRデータのドレインラインの駆動波形、708GはGデータのドレインラインの駆動波形、708BはBデータのドレインラインの駆動波形を示している。それぞれVR(2のn乗-1)から-VR(2のn乗-1)、VG(2のn乗-1)から-VG(2のn乗-1)、VB(2のn乗-1)から-VB(2のn乗-1)までの2×(2のn乗)レベルのドレイン電圧である。304は対向電極の電圧レベルである対向電圧VCOMである。

【0043】改めて図7からその動作の説明をする。

【0044】本実施例は、R、G、B各画素ロビットの表示データ100R、100G、100Bを入力する。シリアルパラレルデータ変換回路700は1ビットデータをjビットデータに変換し、Rデータ701R、Gデータ701G、Bデータ701Bとする。ここで、jの値は、表示データ100の転送周波数に対するシフト回路702R、702G、702Bのシフト周波数で決めることが出来る。シフト回路702R、702G、702Bとラッチ回路704R、704G、704Bとデータデコード回路706R、706G、706Bと電圧マルチプレクサ707R、707G、707Bは、各々Rデータ701R、Gデータ701G、Bデータ701B毎に分離し構成する。そして、電圧生成回路709R、709G、709Bで生成された2×(2のn乗)レベルの液晶印加電圧710R、710G、710Bを各々の電圧マルチプレクサ707R、707G、707Bに供給することが出来る。ここで、電圧生成回路709R、709G、709Bを分離したことで、個別に電圧レベルの設定が可能となり、R、G、B各々の表示色特性に沿った電圧レベルを設定することで、良好な多色表示が可能となる。

【0045】次に、この動作を図3の画素部等価回路と

11

図8の駆動波形で説明する。

【0046】図8において、ゲートライン119の電圧レベルがVGHのゲートオン状態の時、ドレインライン708R、708G、708Bから、ドレイン電圧VR0からVR(2のn乗-1)、VG0からVG(2のn乗-1)、VB0からVB(2のn乗-1)のうち表示データに対応した電圧レベルが図3の液晶302と保持容量303に供給され、蓄積される。この蓄積された電圧レベルによって液晶にかかる実効値が変化し、輝度の異なる階調を得ることが可能となる。前に説明したように、個別に電圧レベルの設定が可能であるから、R、G、B各々の表示色特性に沿った電圧レベルを設定することで、良好な多色表示が可能となる。

【0047】更に、図9に本発明のさらに他の実施例のカラー液晶ディスプレイ駆動回路のブロック図を示す。900はデジタルアナログ(以下、D/Aと呼ぶ)変換回路であり、901はDA変換回路900用の電源である。

【0048】その動作の説明をする。

【0049】本実施例は、各画素nビットの表示データ100R、100G、100Bを入力する。R、G、B各表示データ毎のデータ変換回路101R、101G、101Bで各画素nビットの表示データをmビットの表示データ102R、102G、102Bに変換する。このデータを変換する動作において、入力する各表示データ100R、100G、100B毎に重み付け処理が行なわれる。R、G、B毎で、同一の値が入力されても、データ並び換回路103以降の駆動回路では、異なるデータとして処理することが可能となる。

【0050】データ並び換回路103でシフト回路105のインターフェイスに対応した表示データ104に並び換える。シフト回路105ではクロック106に同期して水平方向1ライン分のデータを随時シフトした後に、ラッチ回路107に転送する。ラッチ回路107では、シフト回路105にて水平方向1ライン分の最後の表示データが処理されたときにアクティブとなるラッチクロック108でラッチする。ラッチ回路107にてラッヂされた水平方向1ライン分のデータは、D/A変換回路900に入力される。D/A変換回路900では、入力した各画素mビットのデジタル表示データを対応するアナログ表示データに変換する。D/A変換回路900は、D/A変換回路用電源901がある分圧回路で分圧し、各ビット毎に重み付けした回路で構成することができる。そして、生成された電圧レベルがドレインライン111からカラー液晶パネル120に出力する。この時、入力する各表示データ100R、100G、100Bはデータ変換回路101にて重み付け処理が行なわれており、各画素毎に $2 \times (2のm乗)$ レベルの各画素毎の輝度を制御することが可能となる。

【0051】また、図10に本発明の一実施例の随時書

12

替え可能なデータ変換回路のブロック図を示す。

【0052】この図において、100は表示データである。表示データ100のうち、100RはnビットのRデータであり、100GはnビットのGデータであり、100BはnビットのBデータである。1000はシステムから転送されてくるシステム制御信号である。1001RはRデータ100RとGデータ100Gを選択するR/Gデータセレクタ、1001GはGデータ100GとBデータ100Bを選択するG/Bデータセレクタであり、各々1002のnビットRデータ、1003のnビットBデータを選択する。1004は制御回路であり、システム制御信号1000を受けて、カラー/モノクロ制御信号1005、データ変換回路制御信号1006、定数記憶回路制御信号1007を生成する。1008Rはnビットデータをmビットデータに変換するRデータ変換回路、1008Gはnビットデータをmビットデータに変換するGデータ変換回路、1008Bはnビットデータをmビットデータに変換するBデータ変換回路である。1009は変換定数を記憶する定数記憶回路であり、1010の定数データバスから変換定数をデータ変換回路1008R、1008G、1008Bに供給する。1011RはmビットのRデータ、1011GはmビットのGデータであり、1011BはmビットのBデータである。

【0053】次に図10のデータ変換回路の動作を説明する。

【0054】システム制御信号1000はシステムから転送してくる表示データ100の特性を示す信号である。例えば、表示データ100が、モノクロデータであった場合、システム制御信号1000を入力する制御回路1004では、カラー/モノクロ制御信号1005をモノクロ有効とし、表示データバスの切り替えが行われる。つまり、Gデータ100Gにモノクロデータが転送され、Rデータ100RとBデータ100Bにデータが転送されない場合、R/Gデータセレクタ1001Rは、Gデータ100Gを選択して、Rデータ1002とし、G/Bデータセレクタ1001Bは、Gデータ100Gを選択して、Bデータ1003とする。また、表示データがモノクロデータであってもRデータ100RとBデータ100BにGデータ100Gと同一データが転送されている場合は、予めシステム側でデータを変換している。よって、表示データがカラーデータであった場合と同様に、R/Gデータセレクタ1001Rは、Rデータ100Rを選択して、Rデータ1002とし、G/Bデータセレクタ1001Bは、Bデータ100Bを選択して、Bデータ1003とする。

【0055】更に、各々のデータ変換回路1008R、1008G、1008Bは、変換定数を随時切り替えることが可能な構成となっている。制御回路1004は、システム制御信号1000を入力し、データ変換回路1

13

008R、1008G、1008Bの定数を設定しなおすための制御信号1006を生成する。更に、制御回路1004は、定数記憶回路制御信号1007を生成し、定数記憶回路1009に出力する。例えば、定数記憶回路1009がメモリで構成されていた場合は、前記定数記憶回路制御信号1007は、メモリアドレスとメモリ制御信号とすれば良い。定数記憶回路1009には、表示特性に沿った表示データの変換定数が記憶しており、定数記憶回路制御信号1007で前記変換定数が記憶してある領域を指定することで、定数データバス1010に読みだすことが可能となる。定数データバス1010から読み出されたデータは、制御信号1006によって、R、G、B各々のデータ変換回路1008R、1008G、1008Bに設定される。そして、nビットのRデータ1002はデータ変換回路1008RによってmビットのRデータに、nビットのGデータ100Gはデータ変換回路1008GによってmビットのGデータに、nビットのBデータ1003はデータ変換回路1008BによってmビットのBデータに変換される。いずれのmビットデータ1008R、1008G、1008Bも表示データの特性に沿ったデータ変換がなされているため良好な画質が得られることになる。

【0056】図1に随時切り替え可能なデータ変換回路のブロック図を示す。

【0057】この図において、100は表示データである。表示データ100のうち、100RはnビットのRデータであり、100GはnビットのGデータであり、100BはnビットのBデータである。1100はシステムから転送されてくるシステム制御信号である。1101RはRデータ100RとGデータ100Gを選択するR/Gデータセレクタ、1101GはGデータ100GとBデータ100Bを選択するG/Bデータセレクタであり、各々1102RのnビットRデータ、1102BのnビットBデータを選択する。1103は制御回路であり、システム制御信号1100を受けて、カラー/モノクロ制御信号1104、イネーブル信号1105a、1105bを生成する。1106R、1107RはRデータ変換回路、1106G、1107GはGデータ変換回路、1106B、1107BはBデータ変換回路である。1108RはmビットのRデータ、1108GはmビットのGデータであり、1108BはmビットのBデータである。

【0058】次に図1のデータ変換回路の動作を説明する。

【0059】システム制御信号1100はシステムから転送されてくる表示データ100の特性を示す信号である。例えば、表示データ100が、モノクロデータであった場合、システム制御信号1100を入力する制御回路1103では、カラー/モノクロ制御信号1104をモノクロ有効とし、表示データバスの切り替えが行われる。

14

る。つまり、Gデータ100Gにモノクロデータが転送され、Rデータ100RとBデータ100Bにデータが転送しない場合、R/Gデータセレクタ1101Rは、Gデータ100Gを選択して、Rデータ1002Rとし、G/Bデータセレクタ1101Bは、Gデータ100Gを選択して、Bデータ1102Bとする。また、表示データがモノクロデータであってもRデータ100RとBデータ100BにGデータ100Gと同一データが転送されている場合は、予めシステム側でデータを変換している。よって、表示データがカラーデータであった場合と同様に、R/Gデータセレクタ1101Rは、Rデータ100Rを選択して、Rデータ1102Rとし、G/Bデータセレクタ1101Bは、Bデータ100Bを選択して、Bデータ1102Bとする。

【0060】更に、R、G、B各々の表示データバス上には、Rデータのデータ変換回路1105R、1106R、Gデータのデータ変換回路1105G、1106G、Bデータのデータ変換回路1105B、1106Bと、2組のデータ変換回路を有している。表示データの特性に沿って制御回路1103では、2種類のイネーブル信号1105a、1105bのいずれかを選択する。選択された一方のデータ変換回路のみ変換処理が有効となり、mビットのRデータ1108R、mビットのGデータ1108G、mビットのBデータ1108Bが生成される。本実施例は、R、G、B各々のデータ変換回路が2種類のみであったが、表示データの特性が複数の場合、その特性に沿ったデータ変換回路数で構成し、イネーブル信号を複数設けることも同様である。

【0061】

【0062】 【効果】データ変換手段において、R、G、B各表示データ毎にnビットからm(>n)ビットに表示データに重み付けをするので、カラーフィルタ等の特性に適合した変換が可能となる。これにより、(2のm乗)レベルの電圧レベルを液晶パネルに供給することが可能となり、人間の視覚特性に沿った、良好な表示品質を得ることが出来る。

【0063】 【0064】また、出力段をD/A変換回路で構成することにより、階調レベル数が増加した場合に、システムの小型化が図れる利点がある。

【0065】また、データ変換回路を随時書き込み可能な構成にし、あるいは随時切り替え可能な構成にすることにより、画素の特性に適合した表示品質を保つことが出来る。

【図面の簡単な説明】

【図1】本発明の液晶ディスプレイ駆動回路のブロック図を示したものである。

【図2】従来の液晶ディスプレイ駆動回路のブロック図を示したものである。

【図3】液晶パネルの等価回路を示したものである。

【図4】従来の画素部の駆動波形を示したものである。

【図5】本発明のVCOMを一定としたときの駆動波形を示したものである。

【図6】本発明のVCOMを交流化したときの駆動波形を示したものである。

【図7】本発明の液晶ディスプレイ駆動回路（電圧分離供給方式）のブロック図を示したものである。

【図8】本発明の駆動波形（電圧分離供給方式）のブロック図を示したものである。

【図9】本発明の液晶ディスプレイ駆動回路（D/A変換方式）のブロック図を示したものである。

【図10】本発明の随時書換え可能なデータ変換回路のブロック図を示したものである。

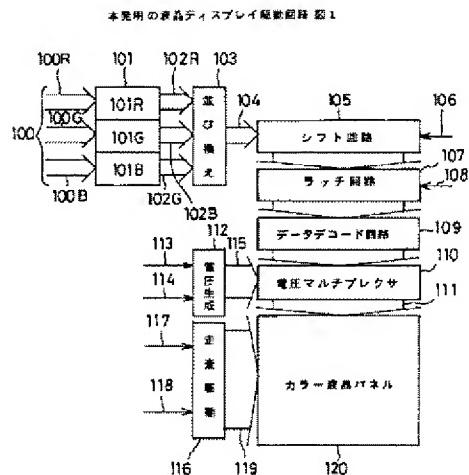
【図11】本発明の随時選択可能なデータ変換回路のブロック図を示したものである。

【符号の説明】

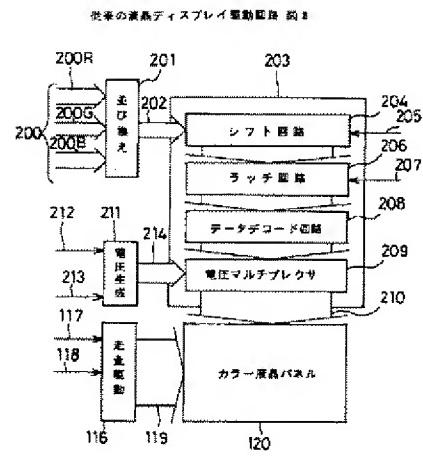
100…表示データ、100R…nビットのRデータ、
100G…nビットのGデータ、100B…nビットの
Bデータ、101…データ変換回路、101R…R系デ
ータ変換回路、101G…G系データ変換回路、101
B…B系データ変換回路、102R…mビットのRデ
ータ、102G…mビットのGデータ、102B…mビッ
トのBデータ、103…データ並び換え回路、104…
並び換え後の表示データ、105…シフト回路、106
…取り込みクロック、107…ラッチ回路、108…ラ
ッチクロック、109…データデコード回路、110…
電圧マルチブレクサ、111…ドレンインライン、112
…電圧生成回路、113…入力ハイレベル電圧、114
…入力ロウレベル電圧、115…2×(2のm乗)…レベ
ルの液晶印加電圧、116…走査駆動回路、117…垂
直方向第1ラインを有効にするイネーブル信号、118
…順次ラインを選択するクロック、119…ゲートライ
ン、120…カラー液晶パネル、200…表示データ、
200R…3ビットのRデータ、200G…3ビットの
Gデータ、200B…3ビットのBデータ、201…デ
ータ並び替え回路、202…表示データ、203…IID
66310Tで構成した液晶駆動回路、204…シフト
回路、205…取り込みクロック、206…ラッチ回
路、207…ラッチクロック、208…データデコード
回路、209…電圧マルチブレクサ、210…ドレン
インライン、211…電圧生成回路、212…入力ハイレ
ベル電圧、213…入力ロウレベル電圧、214…16レ
ベルの液晶印加電圧、300…1つの画素部、301…
薄膜トランジスタ、302…液晶、303…保持容量、
304…対抗電極、VGH…ゲートオン電圧、VGL…

ゲートオフ電圧、VCOM…対抗電圧、V7～V0、-
V0～-V7…ドレンイン電圧、V(2のm乗-1)～V
0、-V0～-V(2のm乗-1)…ドレンイン電圧、7
00…シリアル-パラレルデータ変換回路、701R…
n×jビットのRデータ、701G…n×jビットのG
データ、701B…n×jビットのBデータ、702R
…Rシフト回路、702G…Gシフト回路、702B…
Bシフト回路、703…取り込みクロック、704R…
Rラッチ回路、704G…Gラッチ回路、704B…B
ラッチ回路、705…ラッチクロック、706R…Rデ
ータデコード回路、706G…Gデータデコード回路、
706B…Bデータデコード回路、707R…R電圧マ
ルチブレクサ、707G…G電圧マルチブレクサ、70
7B…B電圧マルチブレクサ、708R…Rドレンインラ
イン、708G…Gドレンインライン、708B…Bドレ
インライン、709R…R電圧生成回路、709G…G
電圧生成回路、709B…B電圧生成回路、710R…
Rの2×(2のn乗)…レベルの液晶印加電圧、710G
…Gの2×(2のn乗)…レベルの液晶印加電圧、710
B…Bの系2×(2のn乗)…レベルの液晶印加電圧、9
00…デジタル-アナログ変換回路、901…D/A変
換回路用電源、1000…システム制御信号、1001
R…R/Gデータセレクタ、1001B…G/Bデータセ
レクタ、1002…nビットのRデータ、1003…
nビットのBデータ、1004…制御回路、1005…
カラー/モノクロ制御信号、1006…データ変換回路
制御信号、1007…定数記憶回路制御信号、1008
R…Rデータ変換回路、1008G…Gデータ変換回
路、1008B…Bデータ変換回路、1009…定数記
憶回路、1010…定数データバス、1011R…mビ
ットのRデータ、1011G…mビットのGデータ、1
011B…mビットのBデータ、1100…システム制
御信号、1101R…R/Gデータセレクタ、1101
B…G/Bデータセレクタ、1102R…nビットのR
データ、1102B…nビットのBデータ、1103…
制御回路、1104…カラー/モノクロ制御信号、11
05a…イネーブル信号、1105b…イネーブル信
号、1106R…R系データ変換回路、1107R…R
系データ変換回路、1106G…G系データ変換回路、
1107G…G系データ変換回路、1106B…B系デ
ータ変換回路、1107B…B系データ変換回路、11
08R…mビットのRデータ、1108G…mビットの
Gデータ、1108B…mビットのBデータ。

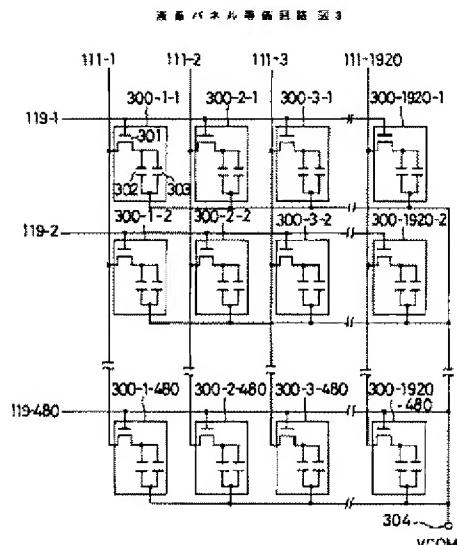
【図1】



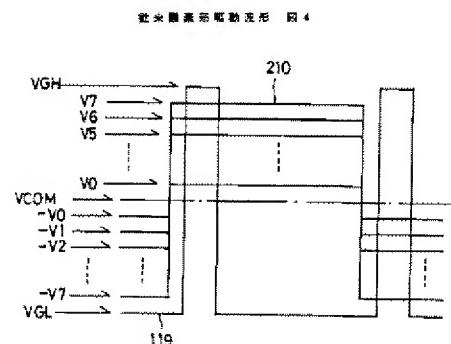
【図2】



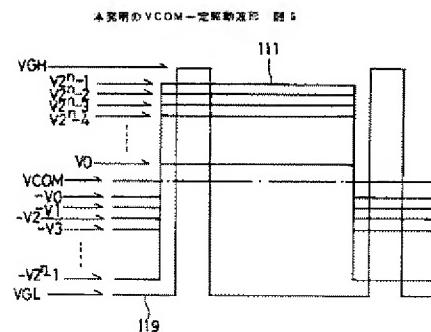
【図3】



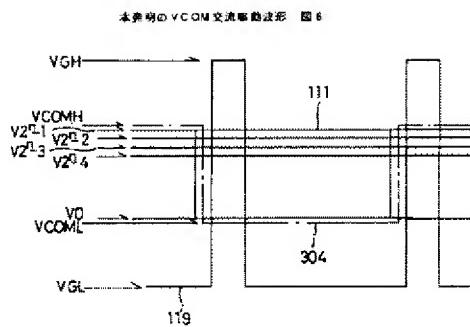
【図4】



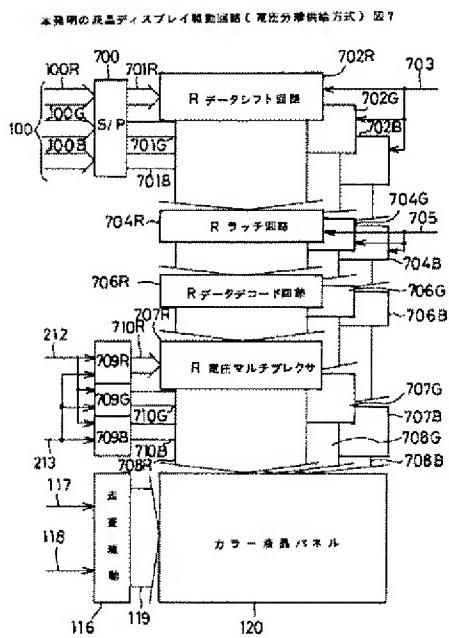
【図5】



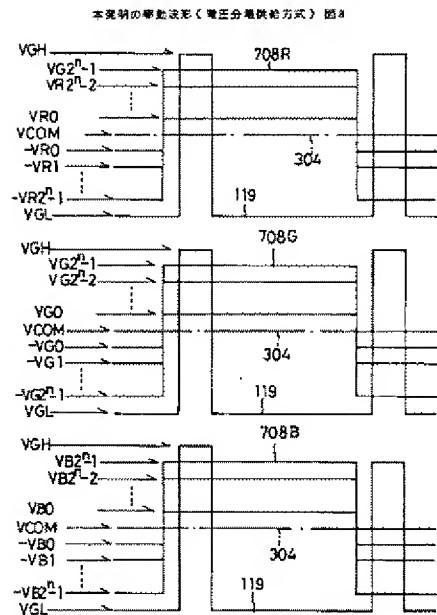
【図6】



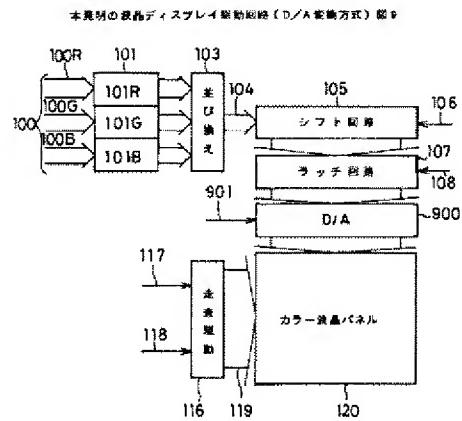
【図7】



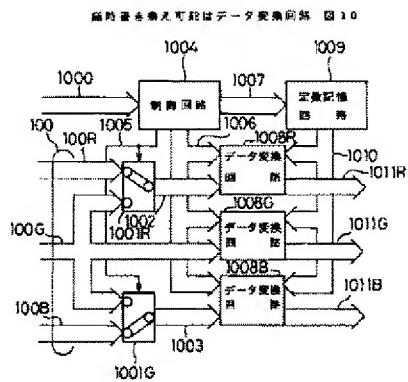
【図8】



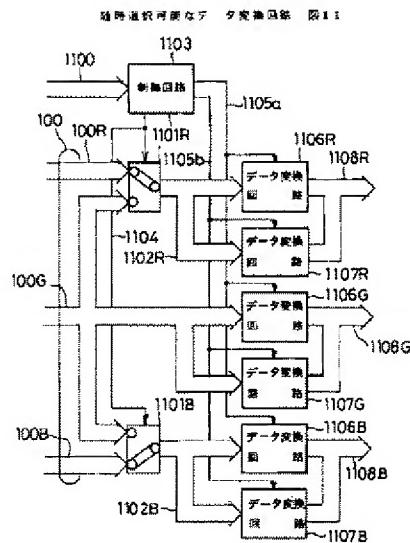
【図9】



【図10】



【図11】



フロントページの続き

(72)発明者 坪井 成彦

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

(72)発明者 滝田 功

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

(72)発明者 二見 利男

千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

(72)発明者 高橋 孝次

千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

(72)発明者 田中 紀夫

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内